

# IMAGE PROCESSING UNIT

Publication number: JP8274986

Publication date: 1996-10-18

Inventor: TONE KOJI; KAMON KOUICHI; ITO MASAAKI;  
NAMITSUKA YOSHIYUKI; KAWAMOTO HIROYUKI;  
YOU ANKI

Applicant: RICOH KK

Classification:

- international: H04N1/387; G06T1/00; G06T1/20; G06T5/20;  
H04N1/40; H04N1/387; G06T1/00; G06T1/20;  
G06T5/20; H04N1/40; (IPC1-7): H04N1/40; G06T1/00;  
G06T5/20; H04N1/387

- european:

Application number: JP19950096967 19950421

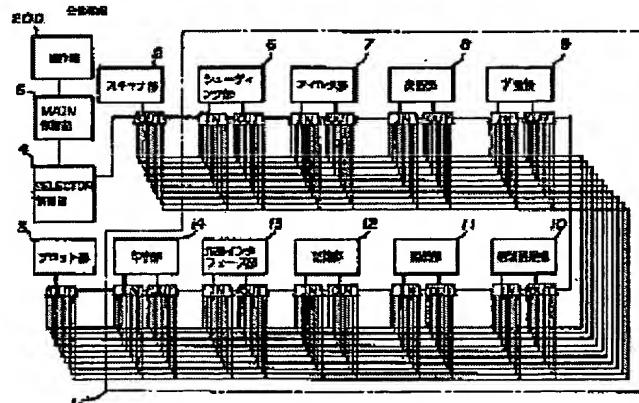
Priority number(s): JP19950096967 19950421; JP19940092259 19940428;  
JP19940114584 19940430; JP19950014497 19950131

[Report a data error here](#)

## Abstract of JP8274986

PURPOSE: To execute various image processing methods with one image processing configuration by setting a processing sequence and a processing number of times for each image processing optionally and applying optimum image processing to a received image.

CONSTITUTION: Plural processing sections, that is, a scanner section 2, a shading section 6, a filter section 7, a magnification section 8, a gamma conversion section 9, a gradation processing section 10, an edit section 11, a storage section 12, an external interface section 13, a print section 14 and a plot section 3 are used for conducting respectively processing to a digital image signal. The sequence of the processing is selected optionally by using a selector control section 4 to select a main selector 46a and an out selector 46b connected to each processing section based on a command from a main control section 5.







方向及び副検査方向の両方向で検査することができる。  
100271 第4の手段によれば、印字部で2度処理され  
るので、記憶部で回転させることも相まって方向の  
異なる文字を異なる個所に印刷することができる。  
100281 第5の手段によれば、フィルタ部で2度処  
理せざるを得ないが、異なるフィルタ処理が1つの画像に対し  
て重ねることになり、あらかじめ設定されてい  
る方向の1つの方針が強制されてしまうのである。

〔0018〕第12の手段は、第9の手段における制御部、フィルタ部、変倍部、印字部、記憶部、外部インタフェース部、階層部、印字部、及びプロセット部の順で処理するようにした。

【0029】第6の手段によれば、変倍部で2度変倍を行うので、変倍部に設定された変倍率以上の変倍率を実行する。【0030】第7の手段によれば、複数部で2度組集を行うので、あらかじめ複数部に設定されている以外の複数部も可能になる。

【0019】第13の手段は、第9の手段における制御手段の手段の處理手順に代えて、制御手段が、シェーディング部、フィルタ部、変換処理部、変換部、階調処理部、階調部、編集部、印字部、編集部、説明部、外部インターフェース装置、及びプロトコル部の順に処理するようとした。

【0020】第14の手段は、第9の手段における制御手段の手段の處理手順に代えて、前御手段が、シェーディング部、フィルタ部、変換処理部、変換部、階調処理部、階調部、編集部、印字部、編集部、説明部、外部インターフェース装置、及びプロトコル部の順に処理するようとした。

外部部から来的画像データは、記憶部を経由するので、外部部からの画像データを電子ソートすることができる。

【0023】第17の手段は、第1～5の手段において、外部インターフェイス部に少なくとも2つの外部ユニットと接続し、当該外部ユニットはユニット選択手段によって入出力の制御が行われるようにした。  
【0024】【作用】第1の手段によれば、制御手段によって決められた選択手段を選択する場合選択手段によつて行われるようにした。

において内部画像処理部から入力された画像信号を外部記憶部、外部インターフェイス及び出力部のいずれかに任意に送ることが可能であるとともに、外部記憶部、外部インターフェイス及び出力部への画像バスを任意に接続することができ、これによつて画像処理装置の読み込み等の操作が容易に行なえる。他の画像処理装置との接続による効率的なデータ交換が可能となる。

ピクログクを一まとめにして選択することができ、これによって他の画像処理装置との並行動作処理装置容易に行える。

【0040】第17の手段によれば、入力用の外部ユニット及び出力用の外部ユニットを独立して駆動することができ、これによって2つの外部ユニット間のデータ転送を画像処理装置内部の処理機能とは独立に制御することができる。

【0041】 【実施例】以下、図面を参照し、本発明の実施例について説明する。

【第1実施例】まず、第1の実施例に係るデジタル複写機は、図1に示すように画像処理部1と、スキャナ部2とプロトコル部3と、セレクタ制御部4とメイン制御部5とかからなり、画像処理部1は、シェーディング部6、フィルタ部7、属性部8、変換部9、階調処理部10、

3. 及び印字部 1.4 を備え、各処理部ごとに所定の処理が実行される。

(フィルタ) 図2に示すフィルタ(処理)部7では、強調補正、平滑化補正及び構造分離が行なわれ、フィルタ部7への入力画像データは図2にも示すように8ビットである。この間像データはフィルタプロック15及び16部分構成プロック1.6のフィルタプロック1.5とそれぞれ強調補正と平滑化補正とが行なわれる。すなわち、強調補正と平滑化補正部1.7と平滑化補正部1.8とそれぞれ強調補正部1.7と平滑化補正部1.8とそれぞれ強調補正部1.9と強調補正部1.10とが行なわれる。

正部17(4)は、往日画面を強調するノイブルック(じゆせん)で、平滑化補正部18ではフラットな特徴を有するフィルタで、平滑化補正部18ではフラットな特徴を有するフィルタから強調が必要な領域と平滑化が必要な領域の分離を行ない、その結果を画面選択部19に出力する。画面選択部19では、領域分離ブロック16から入力された情報にしたがって、画素毎にフィルターを選択して画像データを出力する。

を示す。まず、図1に示すシェーディング部1からの画像データCKD [7 : 0] がスキャナ補正され画像データCKG [7 : 0] となり、更にこの画像データCKG [7 : 0] を刷出方向に1~6ライン選延して画像データF1、F2およびF2D~F6Dが生成され、図3に示すフレームレーベル7に入力される。[0041] 5×5マトリクスデータ生産部7は画像データCKG [7 : 0] を順次右方向に2~6ラインデータCKG [7 : 0] を順次左方向に2~6ライン

主検査方向に5×5画素選択した部屋F2-D～F6Dが入力すると、この入力データから $5 \times 5$ マトリクスデータを生成してフィルタブロック7に出力する。なお、この $5 \times 5$ マトリクスデータは其際に、フィルタ係数が左右反転であることを考慮して図4に示すように $3 \times 5$ である。

【0045】フィルタブロック7内のフレーム修正装置の出力7-11は、図5に示すように $5 \times 5$ 画素の範囲内の

値T未満の値を有する面接レベルを算出し、その面接数Nで平均化し、その値を主目面接Gにおけるフレア補正量RGD [7 : 0] と定義する。MTF補正率T1はMTF補正率T0と比例関係に分割し、  

$$5 \times 5$$
面接の領域内の重心に位置する柱面面接に對し、  
 図6に示すようにMTF補正率に対してMGC [1 : 0] で示される係数を乗算し、この乗算結果とオリジナルを加算する(=MDG [7 : 0])。このMTF補

EDG [7 : 0] = MDG [7 : 0] - RDG [7 : 0] に示すように文字モードのときには MTF 横正直 MDG から フレア補正品 RDG を減じることによりフレア除去を行い、階塗モードのときには、

に示すようにフレア除去は行わない。

【0047】平滑化処理部7.1.4は例えは図8に示すような強調箇所並びに特定周波数領域においてフレア除去を行なう機能を有する。この平滑化処理結果SDGとフレア除去部7.3の出力EDGは画面選択部7.2によりフレア除去部7.3より処理された信号SKD(7.0)として出力される。

【0048】 $3 \times 3$  ブラシアン処理部7.3はスキナ、

Y補正された画面認識アート CKG (7 : 0) と、この CK  
G (7 : 0) を副走査方向に 1 および 2 ライン遅延した  
データ F1 (7 : 0) を入力データとして、  
図 9 に示すような各数のラジアンスフィルタにより符  
号付き 11 ビットデータを出力する。

【0049】エッジ分離ブロック 7.4 はこの 3 × 3 ラブ  
ラシング処理部 7.3 の符号付き出力の絶対値を 2 值化処  
理し、エッジ接続を抽出した後、図 10 に示すように 2

定部7.5にかかる。なお、離強により決定した結果は、次のエッジ分離の強度データとして使用せず、離強処理における注目画素は図1.0において右下である。また、2値化処理では閾値T.FE [7:0] 以上の値をエッジ候補とする。

システムの概略を説明する。まず、MTF補正部7 6 1で  
は、オリジナルデータのMTF補正を行う。この場合、  
補正後の強度分布を可変にし、ラブラシアン出力をS L  
A P [2 : 0] にし、A P [2 : 0] にし、A P [2 : 0] にし、  
2位化部7 6 2では、補正出力が閾値T F W [7 : 0]  
により右側(T F Wより小さい)の画素を白画素として檢  
出する。白地候補検出部7 6 3では、図11に示すよ  
うに5×5のバーンマッピングを行い、2×5または5  
×2の領域が全て白画素であるバーンを検出する。ブ  
ロック化部7 6 4、断面部7 6 5では、図12に示すよ  
うに4×1画素を単位とするブロック化を行い、ブロック  
内に1画素以上の白画素が存在するとき日ブロック  
を白地ブロックとし、副検査方向の上下に1ブロックず  
つ膨張させる。ブロック補正部7 6 6では、図13に示  
すように2×1×1のブロック(1ブロックは4×1画  
素)に対して、この中の少なくとも1以上の白地ブロック  
が存在するとき中央の注目ブロックを白地ブロックと  
(MD)。候補判定部7 5 1は図14に示すよ  
うにエッジ分離結果E Dと白地部E Dと文字領域  
と絵部位領域とに分離する。面素選択部7 2は図15に示す  
ように始点モード、自動モード、写真モードと領域判定  
部7 3から始点R M Sに基づいて、フィルタブロック  
7 4とM T F補正部7 5を起動する。面素選択部7 2は  
F F 0に書き込まれる。書き込まれたデータはB I N  
<7 : 0>からR E N=1の等速で読み出され、F F 3  
(4 2 c)とF F 4 (4 2 d)を通过对出力画像データ  
として出力される。

シ毎にトグル操作している。ren, wenは、図1.8 50 文字と写真の特徴を考慮して、原稿とコピーの濃度は同一の濃度にトグル操作している。

14	多值化処理 誤差値散射處理	2.2に示すカーブのような関係になつてゐる。また、図2.3はy変換部9のブロック図である。このy変換部9では、原稿の粗類に応じて、文字モード、写真モード、文字／写真モード、給筆モードという4つのモードに分かれて、yチャネル設定値(1から7まで)に応じて、各々の原稿／コピーのデータを2つから7つに保存してある。コピーするときに、モードヒンチの設定値によって、マルチレクサ4.9を介して内部RAM(2.88バイト)50の0～255番地に預めデータをダウソードし、通常動作中は入力画像をRAM50のアドレスとし、アドレスに対して出力されたデータを変換後データとして取り出す。
15	2.4のブロック図に示すようになつてゐる。すなはち、階層処理部1.0は、多值化処理部2.0、誤差値散射處理部2.1、多值化ディザ处理器部2.2及び2.3からなり、セレクタ2.4でこれらの処理を選択する。多值化処理部2.0では、画像データそのものの処理を行はず、近傍画素の大小関係によって処理された画素の位置相を決定する。そのため、左隣画素と右隣画素の濃度レベルを比較し、その場合、左隣画素と右隣画素の位置相を中央位置とし、同レベルであれば、より黒い側に位置相を寄せせる処理を行ふ。	【0059】階層処理部1.0の構成は図2.4のブロック図に示すようになつてゐる。すなはち、階層処理部1.0は、多值化処理部2.0、誤差値散射處理部2.1、多值化ディザ处理器部2.2及び2.3からなり、セレクタ2.4でこれらの処理を選択する。多值化処理部2.0では、画像データそのものの処理を行はず、近傍画素の大小関係によって処理された画素の位置相を決定する。そのため、左隣画素と右隣画素の濃度レベルを比較し、その場合、左隣画素と右隣画素の位置相を中央位置とし、同レベルであれば、より黒い側に位置相を寄せせる処理を行ふ。
16	2.5で画像を鏡像化する。ま た、1ライン毎に画像信号をラインモモリへの書き込み しアドレスを制御することにより、モモリに書き込んだアドレス順とは逆に書き込まれたデータを順序通りに読み出す。この動作は特開平5-274749に記載のとおりである。この動作は特開平5-274749に記載のとおりである。	【0060】階層化散射處理2.1で行なう誤差値散射處理
17	【0061】階層化散射處理2.1で行なう誤差値散射處理	【0061】階層化散射處理2.1で行なう誤差値散射處理

〔0064〕これは、例えば以下のような。 50 「画像処理装置」などの公報で公

(8) 100 200

36 一、出版工作 47 二、新闻 48 三、电影 49 四、广播

63

取扱い規則で公知があるので詳細な説

明は省略する。

【0071】斜体動作は階層データだけではなく位相データに限って行なうため、ラインメモリの容量としては、

(ラインの面素数) × (10ビット)

のものが必要となる。使用するメモリによっては前述の公算資料の実例のように2本必要となることもある。図2.8は、斜体処理の実行例である。この斜体化の角度は、斜体部からの斜体角度信号により設定され、斜体処理部2.7はこの斜体角度信号に基づいて斜体動作を実行する。

【0072】(記憶部) 記憶部1.2は、大容量ページモードを備え、画像データをメモリに記憶させることによって、電子シーダ、リテラル、リテンション(1スキヤン多段枚コンピュータ)、画像回転等の機能を実現させている。以下に画\*

1バイト×16=16バイト(符号化前)

→6ij(2ビット×16)+La(1バイト)+Ld(1バイト)

=6バイト(符号化後)

となる。

【0074】記憶部1.2の内部構成は図3.2のブロック図に示すようになっている。各処理部処理された画像データはメモリ4.8に入力される。この画像データは階層処理部3.9によって行なわれる。階層処理後は1ビットである。画像データは、4ライン FIFO(メモリ2.8)で4ライン分にわかれられる。階層部1.2は少ないメモリ量で機能を実現するため、階層部2.9で画像データの圧縮を行なう。圧縮方式は、上述のGBT C固定長符号化方式によって行なわれる。圧縮されたデータはメモリ4.8にFAX送受信部3.0からの命令でアドレス制御部3.1からアドレスが与えられ、回転等の機能が行なわれる。編集後、圧縮されたデータは伸張部3.2で復号化され8ビット画像データとして出力される。

【0075】階層処理後の画像データは8ビット+位相情報2ビットであるが、その位相情報2ビットは画像データと同様に2ビット4ライン FIFO(メモリ3.3)に蓄えられ、圧縮部2.9及び伸張部3.2を通過して直後メモリ4.8に入出力される。

【0076】記憶部1.2では、リテンション、画像回転、INTO.1機能、イメージビート、2階層圧縮コード及び画像合成の各機能を有する。ここで、リテンションとは、1スキヤンでメモリ3.6に画像を蓄え、その画像を繰り返し読み出すことで原版スキャンすることなく複数回画像出力を行なう機能といふ。画像回転は、画像を回転させて出力するもので、回転角度は、0°、90°、180°、270°から選択される。INTO.1機能とは、複数の原稿をスキャンしてあらかじめ決まった順序で順次表示する。また、画像メモリ3.6から読み出された画像データは、画像処理部3.5によって、元の面素号に復元される。また、イメージビートとは、メモリ4.8に格納された画像データの指定エリアを複数回

\*像圧縮の方法と記憶部の内部構成、及び主な応用機能について説明する。

【0073】記憶部1.2では画像圧縮を行なう。画像圧縮方式としては、GBT C固定長符号化方式が使用される。GBT C固定長符号化方式は、メモリ制御部3.7と制御情報部をやり取りする。

【0074】画像圧縮部3.9は、ファクシミリ伝送時の符号圧縮によって、送信する画像を圧縮するとともに、受信した画像信号に伸張するものであり、複数の符号圧縮像を(1)に示すように位相データによって位相データを実行できる。

【0075】画像圧縮部3.9は、ファクシミリ伝送時の符号圧縮によって、送信する画像を圧縮するとともに、受信した画像信号に伸張するものであり、複数の符号圧縮像を(1)に示すように位相データによって位相データを実行できる。

【0076】モジュール4.0は、デジタルデータをアナログ回線を介して、伝送できる波形に変換するとともに、受信信号を復調して、元のデジタルデータに復調するものであり、複数の変調方式の変調処理を実行できる。たとえば、G1、G2、G3ファクシミリモードの各々の変調処理を各々実現するためのユニットから構成されている。

【0077】制御装置4.1は、このファクシミリ装置を伝送回線(この場合に、公衆電話回線)に接続するためのものであり、自動強制信機能を備えている。

【0078】このように構成されたFAX送受信部3.4では、画像処理部の伝送部を開始するときは、ファクシミリ制御部3.8がメモリ制御部3.7に指定して、画像メモリ3.6から蓄積している画像情報をFAX画像処理部3.5によって元の画像信号に復元されるとともに、密度変換処理及び変倍処理がなされ、ファクシミリ制御部3.8に加えられる。ファクシミリ制御部3.8に加えられた画像信号は、画像圧縮部3.9によって符号圧縮され、モード4.0によって変換された画像情報を、FAX画像処理部3.5によって元の画像信号に復元されるとともに、密度変換処理及び変倍処理がなされ、ファクシミリ制御部3.8に加えられる。ファクシミリ制御部3.8は、この実施例に係るデジタル複数機の外部とのインターフェースであって、例えば、図3.3に示すよう

【0079】(外部インターフェース) 外部インターフェース部1.3は、この実施例に係るデジタル複数機の外部とのインターフェースであって、例えば、図3.3に示すよう

【0080】(外部インターフェース) 外部インターフェース部1.3は、この実施例に係るデジタル複数機の外部とのインターフェースであって、例えば、図3.3に示すよう

【0081】(外部インターフェース) 外部インターフェース部1.3は、この実施例に係るデジタル複数機の外部とのインターフェースであって、例えば、図3.3に示すよう

【0082】(外部インターフェース) 外部インターフェース部1.3は、この実施例に係るデジタル複数機の外部とのインターフェースであって、例えば、図3.3に示すよう

(10) 17 伝送のための伝送制御手順を実行するとともに、画像圧縮部3.9、モデム4.0及び制御制御装置4.1を制御して、画像情報を送受信を実行する。また、このファクシミリ制御部3.8は、メモリ制御部3.7と制御情報部をやり取りする。

【0083】(記憶部) 記憶部1.2は、GBT C固定長符号化方式によると、送信する画像を圧縮するとともに、受信する入力画像データは8ビットである。印字部1.4に入力される文字は対象外で、そのまま通過する。生成される文字画像には結果的に位相データとして位相「中央」が付加される。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査方向のライン数(行間幅)をFgateがアサート期間信号Lsyncを貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(11) 18 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査アドレスカウンタC.2は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(12) 19 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(13) 20 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(14) 21 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(15) 22 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。このとき、画面メモリ3.6から読み出した受信画像は画像メモリ3.6から削除し、画像メモリ3.6の使用率が所定値に達するまでは受信画像を画像メモリ3.6に蓄積し、画像メモリ3.6の使用率が80%に達した場合には、画面上に表示される。また、複数動作時に強制的に中断し、受信画像を画面メモリ3.6から読み出して記録出力させる。この動作を再開させ、その後強制動作をすべて終了した時点まで、残りの受信画像を記録出力させている。また、複数動作を中断した後に、再開できるよう中止時ににおける複数動作のための各種パラメータ、例えば、記録紙サイズ、複数枚数、複数枚数、濃度等を内部的に復帰させて再開時には、その各種パラメータを内部的に復帰させて

(16) 23 いる。

【0084】(印字部) 図3.4は印字部(文字合成部)1.4の構成を示すブロック図である。印字部1.4に入力される入力画像データは8ビットである。印字部1.4は、主走査方向の上位アドレスと下位アドレスを出力し、主走査アドレスカウンタC.1は主走査有効期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0085】(Fgate) がアサート期間信号Lsyncがアサート期間中の中画素数(画素クロック)を貯蔵して主走査方向の上位アドレスと下位アドレスを出力する。

【0086】(メモリ制御部) C.3はテキストRAM(C.4)の動作をコントロールし、また、テキストRAM(C.4)は原稿上の位置に対して1対1にお応するエリアを有する。また、キャクタジェネレータROM(C.5)には子母ASC.1コード順の各アドレスに文字のビットマップイメージが格納されている。

【0087】例えば図3.5(a)に示すような原稿画像に対して図3.5(b)に示すようにページ番号(-1)の文字を合成する場合には、求めCPUがメモリ制御部C.3を介してテキストRAM(C.4)に対し、原稿画像データに対して合成すべき文字コード、例えば「B」は16進数を表し、各コードは「-」、「1」、「-」をASCIIコードで示したものと、図3.5(b)に示すように合成位置に対応するアドレスに格納する。また、他のアドレスにはスペースコード「20h」を格納する。

【0088】この状態で複数動作がスタートすると、メモリ制御部C.3は主・副走査アドレスカウンタC.1、C.2の各上位アドレスに従って原稿画像の位置に対応する文字コードデータをテキストRAM(C.4)から読み出しますように制御する。テキストRAM(C.4)から読み出された文字コードデータを上位アドレスとして、また、主・副走査アドレスとして当該ビットマップイメージがキララタジェネレータROM(C.5)から読み出され、合成功部C.6により合成功部C.6は例えば図3.7に示すように8ビット分のORゲート5.1により燃成することができるが、ORゲート5.1の代わりに非線形論理とを用いることにより高密度の原稿画像と文字画像を重畠して合成する場合に配線盤上で識別可能に成ることができる。

【0089】(合成功部) C.6は例えば図3.7に示すように8ビットの画像データを強制的に中断し、受信画像を画面メモリ3.6から



〔0114〕このようにして画像形成を行って、 $\gamma$ 変換後のデータが記憶部で一旦保存されながら階調処理され、メモリ圧縮後の画像データと位相データの崩れが発生しない。

〔0115〕〔10〕画像バス：シェーディング部→フィルタ部→変換部→変換部→印字部→記憶部→外部装置からの8ビット画像データは、外部インターフェース部13を通して、シェーディング部6からの画像データと同じように、階調処理部10で、画像データと位相データの処理をしてから、プロト部3から出力される。

〔0116〕このようにして処理すると、外部インターフェイスを利用して、外部装置からの画像データが、階調処理部を経由して出力されるので、外部装置の階調処理部へのアクセスが可能となる。

〔0117〕〔11〕画像バス：シェーディング部→外部インターフェース部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→記憶部→外部インターフェース部13を通して、 $\gamma$ 変換部9を経由して、プロト部3をを通して、シェーディング部6からの画像データと同様に、フィルタ部7、変換部10、 $\gamma$ 変換部9、印字部11、印字部12、階調処理部13で出力される。

〔0118〕このようにして処理すると、外部インターフェイスを利用して、外部装置からの画像データが、フィルタ部、変換部8、 $\gamma$ 変換部9、印字部11、印字部14、記憶部12、階調処理部13で出力されるので、外部装置のフィルタ部7、変換部8、 $\gamma$ 変換部9、印字部11、印字部14、記憶部12、階調処理部13へアクセスが可能となる。

〔0119〕〔12〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→記憶部→外部インターフェース部→プロト部→印字部13の8ビット画像データは、 $\gamma$ 変換部9、階調処理部10を経由してから、印字部14で指定の文字を生成する。この画像データに対して、印字部11で編集処理して、記憶部12で一旦保存する。そ

して、外部インターフェース部13あるいはプロト部3へ出力する。

〔0120〕〔13〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→印字部→印字部13の8ビット画像データは、外部インターフェース部13を通して、シェーディング部6の画像データと同じように、記憶部12で一旦保存されてプロト部3から出力される。

〔0121〕〔第2実施例〕次に、図4を参照して第2の実施例の画像処理装置の画像バスについて説明す。

〔0122〕この実施例では、前記の第1の実施例において、図4に示した第2の実施例と同様な各部には同

る。なお、この実施例でも、前述の第1の実施例と同等と見なせる各部には同一の参照符号を付し、重複する説明は、適宜省略する。

〔0123〕図4はこの実施例に係る画像装置を示す。図4(a)に示す画像バスでは、シェーディング部6からの画像データが記憶部8と位相データの崩れが発生しない。

〔0124〕〔10〕画像バス：シェーディング部→フィルタ部→変換部→印字部→記憶部→外部インターフェース部→ $\gamma$ 変換部→階調処理部→印字部→印字部→印字部→印字部13の8ビット画像データは、外部インターフェース部13を通して、シェーディング部6からの画像データと同様に、 $\gamma$ 変換部9、階調処理部10を経由してから、印字部14で指定の文字を生成する。この画像データに対して、印字部11で編集処理して、記憶部12で一旦保存する。そ

して、外部インターフェース部13あるいはプロト部3へ出力する。

〔0125〕この階調処理部10または編集部11から出力するデータは、同様に直接プロト部3に出力されるが、または操作部200の設定に応じて編集部11により中抜き等の編集処理を施された後、印字部14により印字が合成された後、記憶部12により記憶された後、プロト部3に出力されたり、外部インターフェース部13を介して外部機器に出力される。

〔0126〕〔第3の実施例〕引き続き、第3の実施例について、図面を参照しながら説明する。なお、以下の説明において、前述の第1の実施例と同様な各部には同

一の参照符号を付し、重複する説明は、適宜省略する。

〔0127〕図4はこの実施例に係る画像装置を示す。図4(a)において、実施例に係る画像処理装置の構成を示すブロック図である。同図において、外部インターフェース部1から3からの各信号であり、第2のビデオバス102からの画像出力は、プロト部13、記憶部12、外部インターフェイス部13がそれぞれ実行することができ、各入力端子に直接接続して出力端子の画像信号を切り換えるために、第1ないし第3のセレクタ3へ出力する。プロト部3への出力を選択する第3のセレクタ10は「セレクタ3で示す。」と、画像処理部100に対する外部記憶部2と、他の画像処理ユニットとデータを送受する外部インターフェイス部1-3と、画像データを紙面に印刷するプロト部(出力部)3と、ビデオバス1の出力データ、記憶部12、外部インターフェイス部13及びプロト部3を統合する第2のビデオバス102(図では「セレクタ1」で示す。)は、画像処理部100及び外部インターフェイス部10は、記憶部13からの入力信号をセレクトする。これら第2のビデオバス102の画像信号のシーケンスは第1のビデオバス101のシーケンスとは全く独立に制御される。

〔0128〕前記画像処理部100は照明知系のムラを補正するシェーディング部6、画像信号の周波数特性を変換するフィルタ部7、主走査方向の画像信号サイズを変更する変倍部8及び多値処理、膜版拡散処理、多値ディザ処理、2値化処理の少なくとも1つを行う階調処理部10から構成される。

〔0129〕第1のビデオバス101の画像信号の流れは、必ずしもシーケンシャルではなく、各機能処理部を適宜その処理順序で入れ換えることも可能である。一般的な画像処理部2において光学的に読み取られた画像信号は、画素クロックCLK1、画素クロックCLK2、画像信号は画素クロックCR1もしくはC2で示す。各信号群は画素クロックCR1もしくはC2、画像信号IMG1もしくはIMG2、画像領域を規定する制御信号CNT1もしくはCNT2からなる。記憶部12への出力信号群、画素クロックCLK1、画像信号IMAGE、制御信号によってセレクタ制御部4から出力されるセレクタ信号SEL1によって切り換える。記憶部12からの入力信号は、画素クロックCLK1、画素クロックCLK2、画像信号に関する制御信号CNT1で動作している。これに対し、第2のビデオバス102においては、全く別系統の画素クロック及び領域制御信号が選択可能となり、スキヤナ2からの入力信号とは独立した画像入力系を構成する。第2のビデオバス102により制御される出力系には、プロト部3への出力系も含まれ、1つの画像処理装置において、画像入力系と画像出力系は独立した画素クロック及び画像領域信号によってそれぞれ制御される。

〔0130〕これに対し、第3の実施例においては、「縮小モード」モード時にフィルタ部4から出力されるセレクタ信号SEL1によって電子ノート、リテンショング、画素回転等の機能を実現させている。なお、リテンションモードは1スキヤナ多段枚組コピーのことである。以下、記憶部12の内部構造について説明する。

〔0131〕記憶部12は、第1のビデオバス101から第2のビデオバス102から出力された画像信号を画素クロック及び画像領域信号によってそれぞれ制御する。

〔0132〕これに対し、機能処理部の処理順序を変え、第2のビデオバス102においては、「縮小モード」モード時にフィルタ部4と変倍部5は大容量ページモリを備え、画像データをモリ12dに記憶させることによって電子ノート、リテンショング、画素回転等の機能を実現させている。なお、リテンションモードは1スキヤナ多段枚組コピーのことである。以下、記憶部12の内部構造について説明する。

〔0133〕記憶部12は、直接階調処理部10に進んだり、またはマトリクルタ部7、変倍部8を介して階調処理部10データが、先ず、フィルタ部11を介して階調処理部10に進む。例えば編集処理の設定が中抜きなどのように2値化データで処理する場合には、先に階調処理部10により処理(2値化処理)を行って次に編集処理を行い、他方、編集処理が全面斜体処理、ミラー処理のように8ビットで処理する場合には、先に編集処理を行って次に階調処理を行う。

〔0134〕この階調処理部10または編集部11から出力するデータは、同様に直接プロト部3に出力されるが、または操作部200の設定に応じて編集部11により中抜き等の編集処理を施された後、印字部14により印字が合成された後、記憶部12により記憶された後、プロト部3に出力されたり、外部インターフェース部13を介して外部機器に出力される。

〔0135〕〔第3の実施例〕引き続き、第3の実施例について、図面を参照しながら説明する。なお、以下の説明において、前述の第1の実施例と同様な各部には同

一の参照符号を付し、重複する説明は、適宜省略する。

〔0136〕この実施例では、前記の実施例と同様な構成であるが、記憶部8と位相データの崩れが発生しない。

〔0137〕〔10〕画像バス：シェーディング部→フィルタ部→変換部→印字部→記憶部→外部インターフェース部13を通して、シェーディング部6からの画像データと同様に、 $\gamma$ 変換部9、階調処理部10を経由して、プロト部3から出力される。

〔0138〕このようにして処理すると、外部インターフェイスを利用して、外部装置からの画像データが、フィルタ部、変換部8、 $\gamma$ 変換部9、印字部11、印字部14、記憶部12、階調処理部13へアクセスが可能となる。

〔0139〕〔11〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→印字部→印字部13の8ビット画像データは、 $\gamma$ 変換部9、階調処理部10を経由してから、印字部14で指定の文字を生成する。この画像データに対して、印字部11で編集処理して、記憶部12で一旦保存する。そ

して、外部インターフェース部13あるいはプロト部3へ出力する。

〔0140〕〔12〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→印字部→印字部13の8ビット画像データは、外部インターフェース部13を通して、シェーディング部6の画像データと同じように、記憶部12で一旦保存されてプロト部3から出力される。

〔0141〕〔第2実施例〕次に、図4を参照して第2の実施例の画像処理装置の画像バスについて説明す。

〔0142〕この実施例では、前記の実施例において、図4に示した第2の実施例と同様な各部には同

一の参照符号を付し、重複する説明は、適宜省略する。

〔0143〕この実施例では、前記の実施例と同様な構成であるが、記憶部8と位相データの崩れが発生しない。

〔0144〕〔10〕画像バス：シェーディング部→フィルタ部→変換部→印字部→記憶部→外部インターフェース部13を通して、シェーディング部6からの画像データと同様に、 $\gamma$ 変換部9、階調処理部10を経由して、プロト部3から出力される。

〔0145〕このようにして処理すると、外部インターフェイスを利用して、外部装置からの画像データが、フィルタ部、変換部8、 $\gamma$ 変換部9、印字部11、印字部14、記憶部12、階調処理部13へアクセスが可能となる。

〔0146〕〔11〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→印字部→印字部13の8ビット画像データは、 $\gamma$ 変換部9、階調処理部10を経由してから、印字部14で指定の文字を生成する。この画像データに対して、印字部11で編集処理して、記憶部12で一旦保存する。そ

して、外部インターフェース部13あるいはプロト部3へ出力する。

〔0147〕〔12〕画像バス：シェーディング部→フィルタ部→変換部→ $\gamma$ 変換部→印字部→印字部→印字部→印字部→印字部13の8ビット画像データは、外部インターフェース部13を通して、シェーディング部6の画像データと同じように、記憶部12で一旦保存されてプロト部3から出力される。

〔0148〕〔第3の実施例〕次に、図4を参照して第3の実施例の画像処理装置の画像バスについて説明す。

〔0149〕この実施例では、前記の実施例において、図4に示した第3の実施例と同様な各部には同



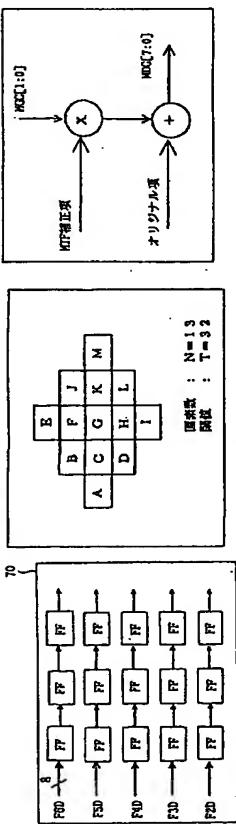




[図4]

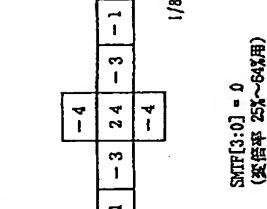
[図5]

[図6]



[図7]

[図8]



[図9]

[図10]



[図11]

[図12]



[図13]

[図14]



[図15]

[図16]



[図17]

[図18]



[図19]

[図20]



[図21]

[図22]



[図23]

[図24]



[図25]

[図26]



[図27]

[図28]



[図29]

[図30]



[図31]

[図32]



[図33]

[図34]



[図35]

[図36]



[図37]

[図38]



[図39]

[図40]



[図41]

[図42]



[図43]

[図44]



[図45]

[図46]



[図47]

[図48]



[図49]

[図50]



[図51]

[図52]



[図53]

[図54]



[図55]

[図56]



[図57]

[図58]



[図59]

[図60]



[図61]

[図62]



[図63]

[図64]



[図65]

[図66]



[図67]

[図68]



[図69]

[図70]



[図71]

[図72]



[図73]

[図74]



[図75]

[図76]



[図77]

[図78]



[図79]

[図80]



[図81]

[図82]



[図83]

[図84]



[図85]

[図86]



[図87]

[図88]



[図89]

[図90]



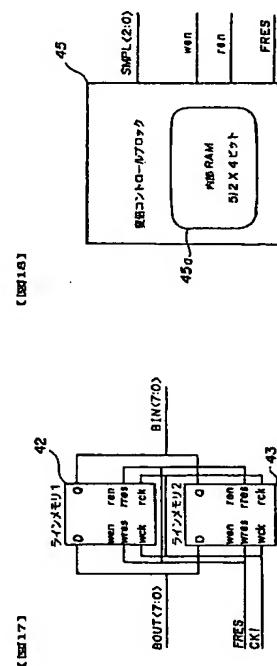
[図91]

[図92]

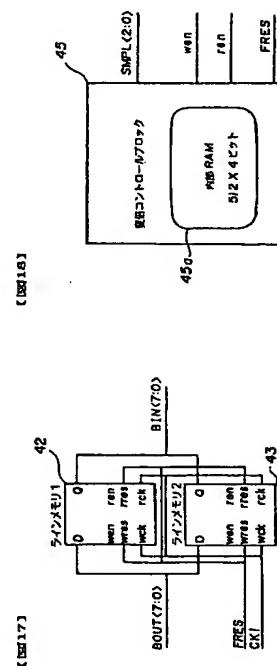




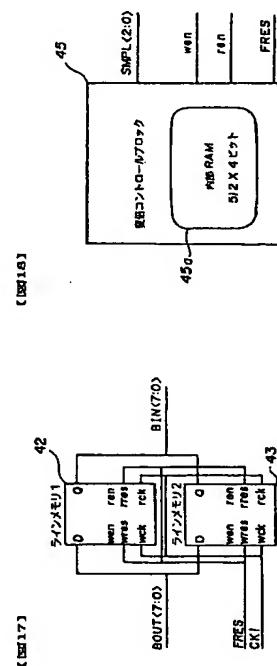
[図17]



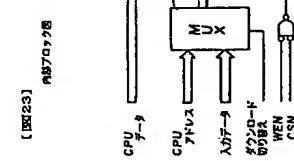
[図18]



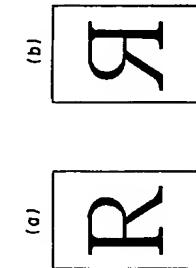
[図19]



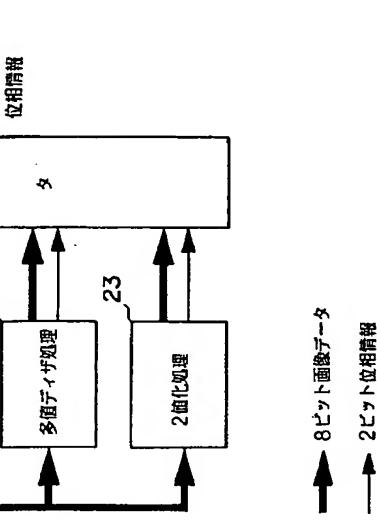
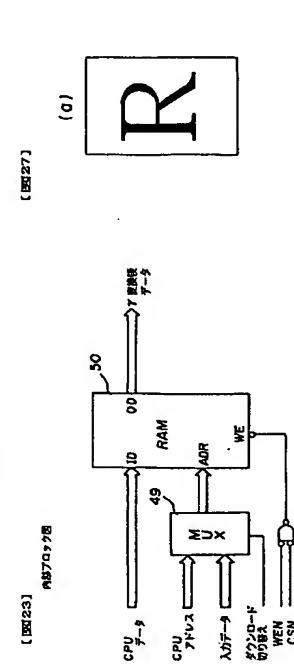
[図23]



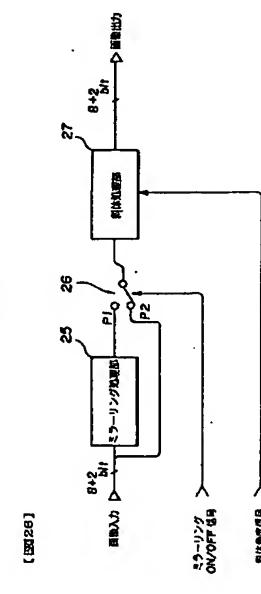
[図27]



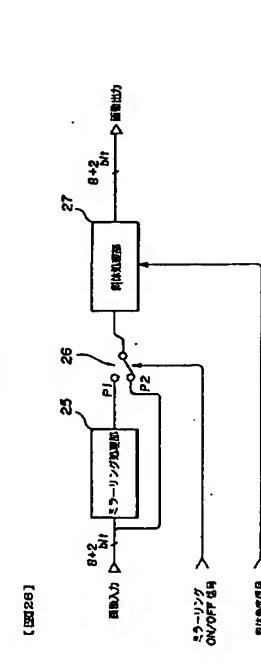
[図28]



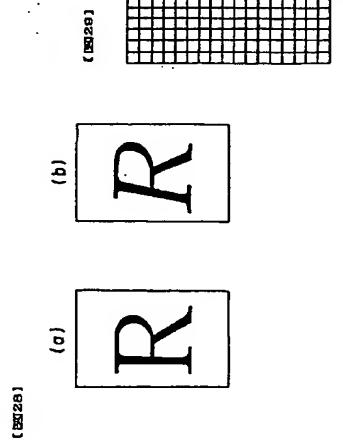
[図26]



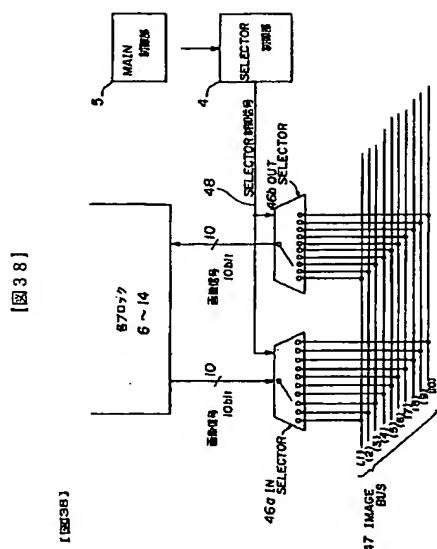
[図29]



[図29]



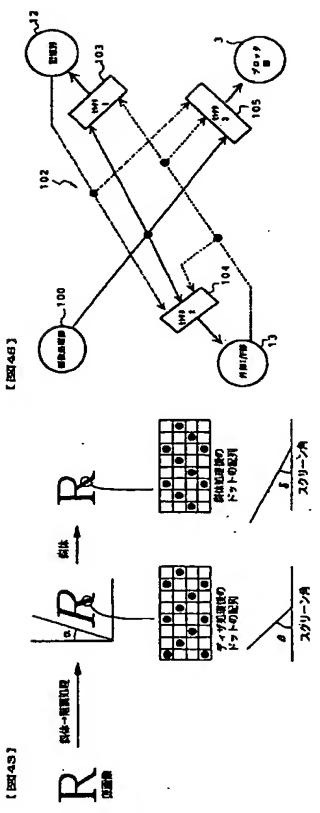




[381]

[図431]

[图461]

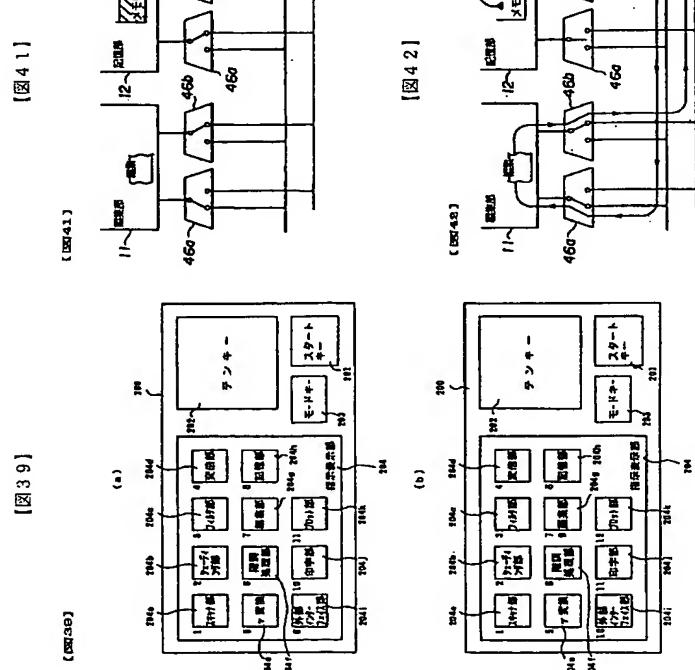


[四四九]

[圖49]

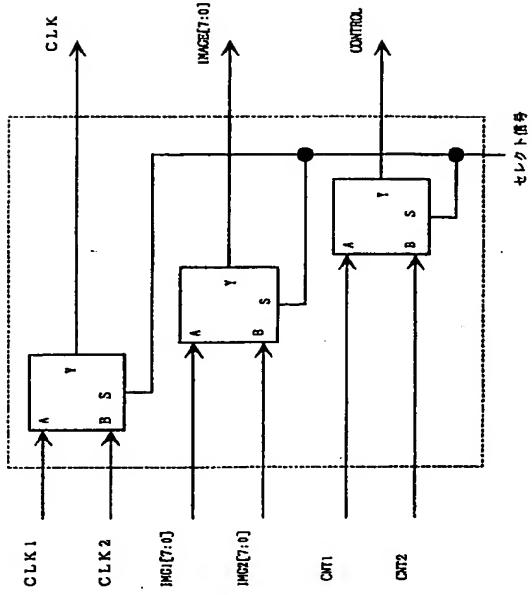
[ 448 ]

6



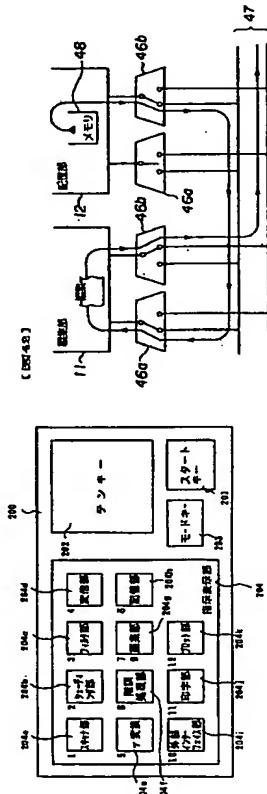
139

154

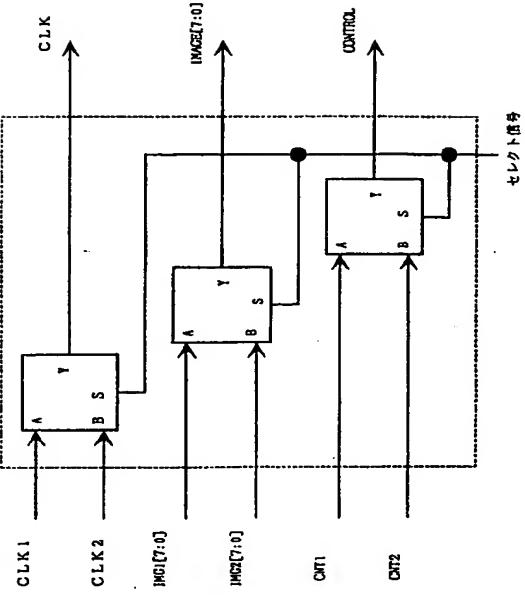


212

111



1

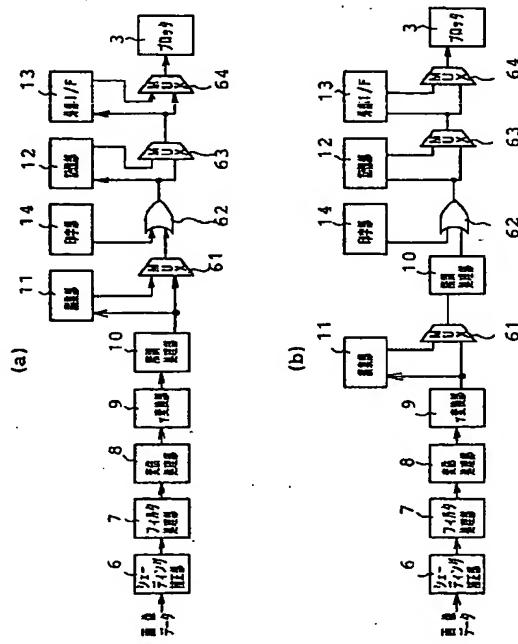


CLK1

111

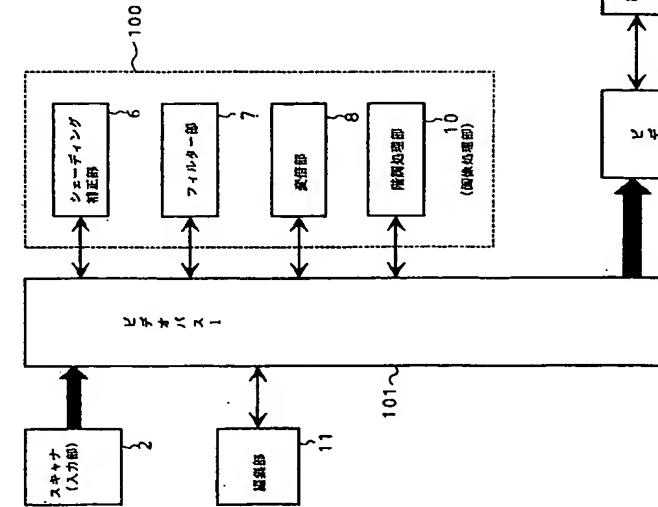
四四一

[44]



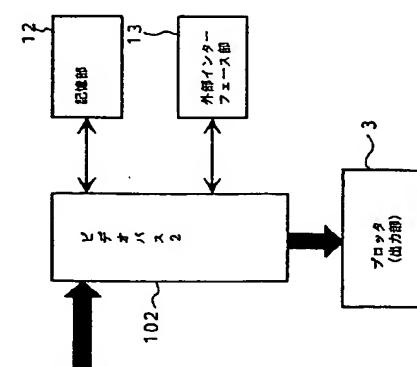
四四一

[45]



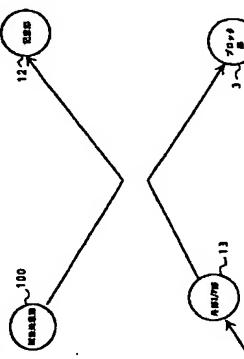
[图451]

111

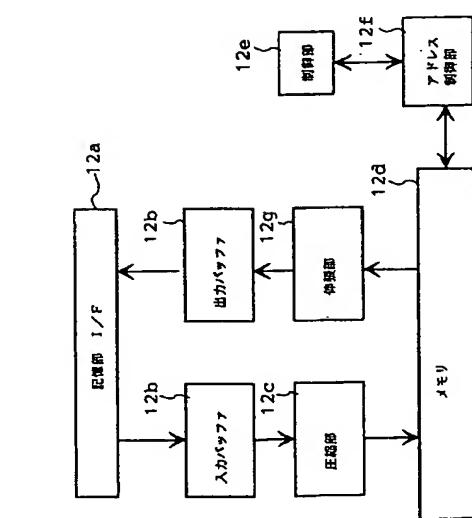


[図51]

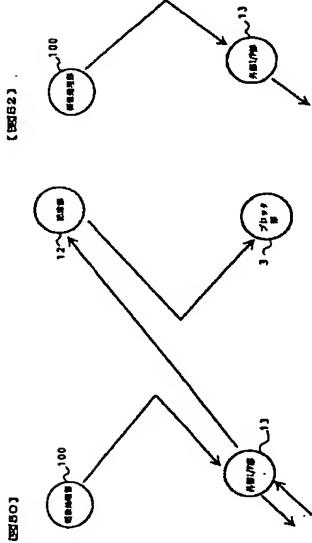
151



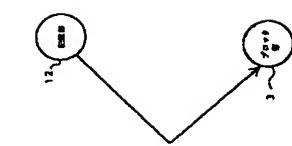
[図48]



[図50]

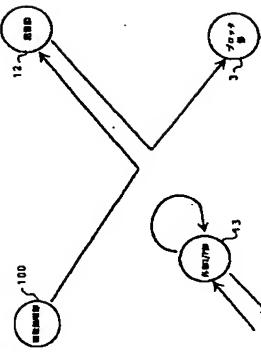


[図52]



[図53]

[図53]



フロントページの焼き

(72)発明者 川本 啓之  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(72)発明者 菊原 繩  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

[図49]

